

DIALOG(R)File 352:Derwent WPI

(c) 2004 Thomson Derwent. All rts. reserv.

DIALOG(R)File 352:Derwent WPI

(c) 2004 Thomson Derwent. All rts. reserv.

010994257 **Image available**

WPI Acc No: 1996-491206/199649

Related WPI Acc No: 1996-494319; 2001-277916; 2001-277917; 2001-560175

XRPX Acc No: N96-414101

Liquid crystal display device production method e.g. active matrix LCD device, passive matrix LCD device - involves separating portion of first substrate with length corresponding to that of edge of second substrate and placing separated portion on second substrate

Patent Assignee: SEMICONDUCTOR ENERGY LAB (SEME)

Inventor: ARAI Y; NAKAJIMA S; TAKEMURA Y; YAMAZAKI S

Number of Countries: 002 Number of Patents: 004

Patent Family:

Patent No	Kind	Date	Applicat No	Kind	Date	Week
JP 8250745	A	19960927	JP 9579708	A	19950310	199649 B
US 6118502	A	20000912	US 96611336	A	19960308	200046
			US 9862873	A	19980420	
US 20030071953	A1	20030417	US 96611336	A	19960308	200329
			US 9862873	A	19980420	
			US 2000517354	A	20000302	
			US 2002300226	A	20021119	
JP 3406727	B2	20030512	JP 9579708	A	19950310	200333

Priority Applications (No Type Date): JP 9579708 A 19950310; JP 9586457 A 19950316

Patent Details:

Patent No	Kind	Lan Pg	Main IPC	Filing Notes
JP 8250745	A	10	H01L-029/786	
US 6118502	A		G02F-001/1343	Cont of application US 96611336 Cont of patent US 5757456
US 20030071953	A1		G02F-001/1345	Cont of application US 96611336 Cont of application US 9862873 Cont of application US 2000517354 Cont of patent US 5757456 Cont of patent US 6118502
JP 3406727	B2	10	H01L-029/786	Previous Publ. patent JP 8250745

Abstract (Basic): JP 8250745 A

The method involves forming an electric wiring on a first substrate (21). A semiconductor IC (22) having a TFT is connected to the electric wiring of the substrate. A second substrate (25) with transparent electric conduction film (26) is arranged opposite to the first substrate.

A part (23,24) of the first substrate whose length corresponds to the length of the edge of the second substrate is separated from the first substrate. The separated portions are placed on corresponding regions of the second substrate.

ADVANTAGE - Reduces occupancy area. Eases constraint on kind of substrate. Enables usage of strong shock proof material. Improves

portability. Simplifies structure. Widens range of application.

Improves industrial usage.

Dwg.2/6

Title Terms: LIQUID; CRYSTAL; DISPLAY; DEVICE; PRODUCE; METHOD;
ACTIVE; MATRIX; LCD; DEVICE; PASSIVE; MATRIX; LCD; DEVICE; SEPARATE;
PORTION; FIRST; SUBSTRATE; LENGTH; CORRESPOND; EDGE; SECOND;
SUBSTRATE; PLACE; SEPARATE; PORTION; SECOND; SUBSTRATE

Derwent Class: P81; U11; U14

International Patent Class (Main): G02F-001/1343; G02F-001/1345;

H01L-029/786

International Patent Class (Additional): G02F-001/136; G02F-001/1368;

H01L-021/336

File Segment: EPI; EngPI

DIALOG(R)File 347:JAPIO

(c) 2004 JPO & JAPIO. All rts. reserv.

05295245 **Image available**

DISPLAY DEVICE

PUB. NO.: 08-250745 [JP 8250745 A]

PUBLISHED: September 27, 1996 (19960927)

INVENTOR(s): YAMAZAKI SHUNPEI
TAKEMURA YASUHIKO

APPLICANT(s): SEMICONDUCTOR ENERGY LAB CO LTD [470730] (A Japanese Company

or Corporation), JP (Japan)

APPL. NO.: 07-079708 [JP 9579708]

FILED: March 10, 1995 (19950310)

INTL CLASS: [6] H01L-029/786; G02F-001/136

JAPIO CLASS: 42.2 (ELECTRONICS -- Solid State Components); 14.2 (ORGANIC CHEMISTRY -- High Polymer Molecular Compounds); 29.2 (PRECISION INSTRUMENTS -- Optical Equipment); 44.9 (COMMUNICATION -- Other)

JAPIO KEYWORD: R002 (LASERS); R011 (LIQUID CRYSTALS); R124 (CHEMISTRY -- Epoxy Resins); R125 (CHEMISTRY -- Polycarbonate Resins)

ABSTRACT

PURPOSE: To contrive a miniaturization of a display device and a lightening of the device by a method wherein a semiconductor integrated circuit equivalent to a stick crystal circuit is mechanically bonded on the stick crystal substrate of the substrates of the device and after the electrical connection of the integrated circuit with an electric circuit is completed, the stick crystal substrate only is removed from the device.

CONSTITUTION: A display device is formed into a structure, wherein the device is provided with an electric circuit 5, a first substrate 1 having a slender semiconductor circuit 2, which is electrically connected with the circuit 5 and has TFTs 12 and 13, and a second substrate 16 and a transparent conductive film on the substrate 16 is made to oppose to the surface formed with an electrical wiring 4 of this substrate 1. The circuit 2 is one that its length is roughly equal to the length of one side of the display surface (that is, a matrix) of the device like the length of a stick crystal circuit and the circuit 2 formed on other substrate other than the first and second substrates of the device is separated from the other substrate and is mounted on the substrate 1. In such the structure, a deforming stress due to the thermal expansion of the substrates is applied uniformly to the whole circuits and it is avoided that the stress concentrates only on a specified place and a defect is generated in the device.

特開平8-250745

(43)公開日 平成8年(1996)9月27日

(51) Int. Cl.⁶
 H01L 29/786
 G02F 1/136

識別記号
 500

F I
 H01L 29/78 612 C
 G02F 1/136 500

審査請求 未請求 請求項の数 7 FD (全10頁)

(21)出願番号 特願平7-79708
 (22)出願日 平成7年(1995)3月10日

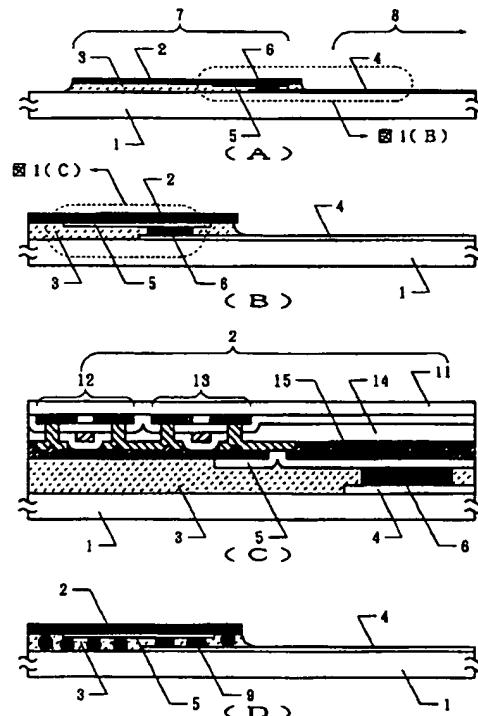
(71)出願人 000153878
 株式会社半導体エネルギー研究所
 神奈川県厚木市長谷398番地
 (72)発明者 山崎 舜平
 神奈川県厚木市長谷398番地 株式会社半導体エネルギー研究所内
 (72)発明者 竹村 保彦
 神奈川県厚木市長谷398番地 株式会社半導体エネルギー研究所内

(54)【発明の名称】表示装置

(57)【要約】

【目的】 パッシブマトリクス型もしくはアクティブマトリクス型電気光学表示装置(例えば、液晶表示装置)において、専有面積の小さいドライバ回路の実装方法を提供する。

【構成】 ドライバ回路として、マトリクスの1辺とほぼ同じ長さの回路(スティック・クリスタル)を用い、該回路を表示装置基板に接着して、回路の端子を表示装置の端子と接続した後、ドライバ回路の基板を除去する。かくすることにより、従来のTAB法やCOG法によって必要とされていた、配線の引き回し面積がない、非常に単純な構成の回路を形成できる。特に、本発明は、ドライバ回路をガラス等の大面積基板上に形成する。さらに、表示装置をプラスチック基板のように、軽く、耐衝撃性の強い材料上に形成することも可能で、よって、携行性の優れた表示装置が得られる。



【特許請求の範囲】

【請求項 1】 第 1 の基板上に形成された電気配線と、該電気配線に接続され、薄膜トランジスタを有する半導体集積回路と、表面に透明導電膜を有し、前記透明導電膜が、前記第 1 の基板上の透明導電膜の電気配線に対向して設けられた第 2 の基板と、を有し、前記半導体集積回路は、概略、表示装置の表示面の 1 辺の長さに等しく、かつ、他の基板上に作製されたものを剥離して、前記第 1 の基板に装着したものであることを特徴とする表示装置。

【請求項 2】 第 1 の基板上に形成された、第 1 の方向に延びる複数の透明導電膜の第 1 の電気配線と、該第 1 の電気配線に接続され、薄膜トランジスタを有し、前記第 1 の方向に概略垂直な第 2 の方向に延びる第 1 の半導体集積回路と、第 2 の基板上に形成された、第 2 の方向に延びる複数の透明導電膜の第 2 の電気配線と、該第 2 の電気配線に接続され、薄膜トランジスタを有し、前記第 1 の方向に延びる第 2 の半導体集積回路と、を有し、前記第 1 の電気配線と第 2 の電気配線が対向するよう、基板が配置され、前記第 1 および第 2 の半導体集積回路は他の基板上に作製されたものを剥離して、前記第 1 および第 2 の基板にそれぞれ装着したものであることを特徴とする表示装置。

【請求項 3】 第 1 の基板上に形成された、第 1 の方向に延びる複数の第 1 の電気配線と、該第 1 の電気配線に接続され、薄膜トランジスタを有し、前記第 1 の方向に概略垂直な第 2 の方向に延びる第 1 の半導体集積回路と、第 1 の基板上に形成された、第 2 の方向に延びる複数の第 2 の電気配線と、該第 2 の電気配線に接続され、薄膜トランジスタを有し、前記第 1 の方向に延びる第 2 の半導体集積回路と、表面に透明導電膜を有する第 2 の基板と、を有し、前記第 1 の基板の第 1 および第 2 の電気配線と、前記第 2 の基板の透明導電膜とが、対向するように、基板が配置され、前記第 1 および第 2 の半導体集積回路は他の基板上に作製されたものを剥離して、前記第 1 の基板に装着したものであることを特徴とする表示装置。

【請求項 4】 請求項 1 乃至 3 において、少なくとも第 1 の基板がプラスチックであることを特徴とする表示装置。

【請求項 5】 請求項 1 乃至 3 において、第 1 の基板と第 2 の基板の間には、液晶材料が設けられたことを特徴とする表示装置。

【請求項 6】 請求項 1 乃至 3 において、該半導体集積

回路が電気配線と接続される部分には導電性酸化物の電極が、該半導体集積回路側に設けられていることを特徴とする表示装置。

【請求項 7】 請求項 1 乃至 3 において、第 1 の基板上に設けられた半導体集積回路の垂直方向に第 2 の基板が存在することを特徴とする表示装置。

【発明の詳細な説明】

【0001】

【産業上の利用分野】 本発明は、液晶表示装置等のパッセイブマトリクス型もしくはアクティブマトリクス型の表示装置に関し、特に、駆動用の半導体集積回路を効果的に実装したことにより、表示装置の基板に占める面積を大きくした、ファッショナブルな表示装置を得ることを目的とする。

【0002】

【従来の技術】 マトリクス型の表示装置としては、パッシブマトリクス型とアクティブマトリクス型の構造が知られている。パッシブマトリクス型では、第 1 の基板上に透明導電膜等でできた多数の短冊型の電気配線（ロー配線）をある方向に形成し、第 2 の基板上には、前記第 1 の基板上の電気配線とは概略垂直な方向に同様な短冊型の電気配線（カラム配線）を形成する。そして、両基板上の電気配線が対向するように基板を配置する。

【0003】 基板間に液晶材料のように電圧・電流等によって、透光性、光反射・散乱性の変化する電気光学材料を設けておけば、第 1 の基板の任意のロー配線と第 2 の基板の任意のカラム配線との間に電圧・電流等を印加すれば、その交差する部分の透光性、光反射・散乱性等を選択できる。このようにして、マトリクス表示が可能となる。

【0004】 アクティブマトリクス型では、第 1 の基板上に多層配線技術を用いて、ロー配線とカラム配線とを形成し、この配線の交差する部分に画素電極を設け、画素電極には薄膜トランジスタ（TFT）等のアクティブ素子を設けて、画素電極の電位や電流を制御する構造とする。また、第 2 の基板上にも透明導電膜を設け、第 1 の基板の画素電極と、第 2 の基板の透明導電膜とが対向するように基板を配置する。

【0005】 いずれにせよ、基板はプロセスによって選択された。例えば、透明導電膜を形成して、これをエッチングして、ロー・カラム配線パターンを形成する以外には特に複雑なプロセスのないパッシブマトリクス型では、基板はガラス以外に、プラスチックでもよかった。一方、比較的、高温の成膜工程を有し、また、ナトリウム等の可動イオンを避ける必要のあるアクティブマトリクス型では、基板としてアルカリ濃度の極めて低いガラス基板を用いる必要があった。

【0006】

【発明の解決しようとする課題】 いずれにせよ、従来のマトリクス型表示装置においては、特殊なもの以外は、

マトリクスを駆動するための半導体集積回路（周辺駆動回路、もしくは、パーア回路という）を取り付ける必要があった。従来は、これは、テープ自動ポンディング（TAB）法やチップ・オン・グラス（COG）法によってなされてきた。しかしながら、マトリクスの規模は数100行にも及ぶ大規模なものであるので、集積回路の端子も非常に多く、対するドライバー回路は、長方形状のICパッケージや半導体チップであるため、これらの端子を基板上の電気配線と接続するために配線を引き回す必要から、表示画面に比して、周辺部分の面積が無視できないほど大きくなつた。

【0007】この問題を解決する方法として、特開平7-14880には、ドライバー回路を、マトリクスの1辺とほぼ同じ程度の細長い基板（スティック、もしくは、スティック・クリスタルという）上に形成し、これをマトリクスの端子部に接続するという方法が開示されている。ドライバー回路としては、幅2mmほど程度で十分であることにより、このような配置が可能となる。このため、基板のほとんどを表示画面とすることができた。

【0008】もちろん、この場合には、マトリクスの面積が大きなものでは、回路をシリコンウェハー上に形成することができないので、ガラス基板等の上に形成する必要がある。したがつて、半導体回路に用いられる能動素子はTFTである。

【0009】しかしながら、スティック・クリスタルに関しては、ドライバー回路の基板の厚さが、表示装置全体の小型化に支障をきたした。例えば、表示装置をより薄くする必要から基板の厚さを0.3mmとすることは、基板の種類や工程を最適化することにより可能である。しかし、スティック・クリスタルの厚さは、製造工程で必要とされる強度から0.5mm以下とすることは困難であり、結果として、基板を張り合わせたときに、0.2mm以上もスティック・クリスタルが出ることとなる。

【0010】また、スティック・クリスタルと表示装置の基板の種類が異なると、熱膨張の違い等の理由により、回路に欠陥が生じることがあった。特に、表示装置の基板として、プラスチック基板を用いると、この問題が顕著であった。なぜならば、スティック・クリスタルの基板としては、プラスチックを用いることは、耐熱性の観点から、実質的に不可能なためである。本発明はこのようなスティック・クリスタルの抱えていた問題を解決し、表示装置のより一層の小型・軽量化を目的とするものである。

【0011】

【課題を解決するための手段】本発明は、表示装置の基板上に、スティック・クリスタルと同等な半導体集積回路を機械的に接着し、かつ、電気的な接続を完了したのち、該スティック・クリスタルの基板のみを除去するこ

とによって、ドライバー回路部分の薄型化を実施することを特徴とする。このような構造では、基板の熱膨張による変形応力は、回路全般に均一にかかり、したがつて、特定の箇所にのみ応力が集中して、欠陥が発生するということは避けられる。

【0012】本発明の基本的な構成は、電気配線と、これに電気的に接続され、TFTを有する細長い半導体集積回路を有する第1の基板の電気配線の形成された面に対して、表面に透明導電膜を有する第2の基板の透明導電膜を対向させた構造の表示装置であり、特開平7-14880のスティック・クリスタルと同様、前記半導体集積回路は、概略、表示装置の表示面（すなわち、マトリクス）の1辺の長さに等しく、かつ、他の基板上に作製されたものを剥離して、前記第1の基板に装着したものである。

【0013】特に、パッシブマトリクス型の場合には、第1の方向に延びる複数の透明導電膜の第1の電気配線と、これに接続され、TFTを有し、第1の方向に概略垂直な第2の方向に延びる細長い第1の半導体集積回路とを有する第1の基板と、第2の方向に延びる複数の透明導電膜の第2の電気配線と、これに接続され、TFTを有し、前記第1の方向に延びる第2の半導体集積回路とを有する第2の基板とを、第1の電気配線と第2の電気配線が対向するように配置した表示装置で、第1および第2の半導体集積回路は他の基板上に作製されたものを剥離して、それぞれの基板に装着したものである。

【0014】また、アクティブマトリクス型の場合には、第1の方向に延びる複数の第1の電気配線と、これに接続され、TFTを有し、第1の方向に概略垂直な第2の方向に延びる第1の半導体集積回路と、第2の方向に延びる複数の第2の電気配線と、これに接続され、TFTを有し、第1の方向に延びる第2の半導体集積回路とを有する第1の基板を表面に透明導電膜を有する第2の基板に、第1の基板の第1および第2の電気配線と、第2の基板の透明導電膜とが、対向するように、配置させた表示装置で、第1および第2の半導体集積回路は他の基板上に作製されたものを剥離して、第1の基板に装着したものである。

【0015】TFTを有する半導体集積回路を他の基板上に形成し、これを剥離して、他の基板に接着する（もしくは、他の基板に接着したのち、元の基板を除去する）方法は、一般的にはSOI（シリコン・オン・インシュレータ）技術の1つとして知られており、特表平6-504139やその他の公知の技術、あるいは、以下の実施例で用いるような技術を使用すればよい。

【0016】本発明の表示装置の断面の例を示すと、図1のようになる。図1(A)は、比較的、小さな倍率で見たものである。図の左側は、半導体集積回路の設けられたドライバー回路部7を、また、右側は、マトリクス部8を示す。基板1上には透明等電膜等の材料でできた

電気配線4のパターンを形成し、さらに、金のような材料で突起物(パンプ)6を設ける。一方、半導体集積回路2は、実質的にTFTと同程度の厚さのもので、これには、接続部分に導電性酸化物のように、酸化によって接触抵抗の変動しない材料によって、電極5を設けておき、これをパンプ6に接触させる。そして、機械的に固定するために、半導体集積回路2と基板1の間には、樹脂3を封入する。(図1(A))

【0017】図1(A)のうち、点線で囲まれた接触部を拡大したのが、図1(B)である。符号は、図1

(A)と同じ物を示す。さらに、図1(B)の点線で囲まれた部分を拡大したのが、図1(C)である。すなわち、半導体集積回路は、Nチャネル型TFT(12)とPチャネル型TFT(13)が、下地絶縁膜11、層間絶縁物14、あるいは、窒化珪素等のパッシベーション膜15で挟まれた構造となる。(図1(B)、図1(C))

【0018】通常、半導体集積回路を形成する際の下地膜11としては酸化珪素を用いるが、それだけでは、耐湿性等が劣るので、別途、パッシベーション膜をその上に設けなければならないが、図3に示すように、半導体回路とその接触部の厚さが液晶の基板間厚さよりも薄ければ、対向基板16を回路の上に重ねることも可能である。その場合には、特開平5-66413に開示されている液晶表示装置と同様に、ドライバ回路部7の外側で、エポキシ樹脂等のシール剤17によって液晶封止(シール)処理をおこない、また、基板1と16の間に液状材料18を満たすので、外部から可動イオン等が侵入することが無く、特別にパッシベーション膜を設ける必要はない。(図3)

【0019】また、接触部分に関しては、パンプを用いる方法の他に、図1(D)に示すように、金の粒9のような導電性粒子を接着部分に拡散させ、これによって、電気的な接觸を得るようにしてよい。粒子の直径は、半導体集積回路2と基板1の間隔よりやや大きくするとよい。(図1(D))

このような表示装置の作製順序の概略は、図2に示される。図2はパッシブマトリクス型の表示装置の作製手順を示す。まず、多数の半導体集積回路22を適当な基板21の上に形成する。(図2(A))

【0020】そして、これを分断して、スティック・クリスタル23、24を得る。得られたスティック・クリスタルは、次の工程に移る前に電気特性をテストして、良品・不良品に選別するとよい。(図2(B))

次に、スティック・クリスタル23、24の回路の形成された面を、それぞれ、別の基板25、27の透明導電膜による配線のパターンの形成された面26、28上に接着し、電気的な接続を取る。(図2(C)、図2(D))

【0021】その後、SOI技術によって、スティック

・ドライバー23、24の基板をはがし、半導体集積回路29、30のみを前記基板の面26、28上に残す。(図2(E)、図2(F))

最後に、このようにして得られた基板を向かい合わせることにより、パッシブマトリクス型表示装置が得られる。なお、面26は、面26の逆の面、すなわち、配線パターンの形成されていない方の面を意味する(図2(G))

【0022】上記の場合には、ロー・スティック・クリ

タル(ロー配線を駆動するドライバー回路用のスティック・クリスタル)とカラム・スティック・クリスタル(カラム配線を駆動するドライバー回路用のスティック・クリスタル)を同じ基板21から切りだしたが、別の基板から切りだしてもよいことは言うまでもない。また、図2ではパッシブマトリクス型表示装置の例を示したが、アクティブマトリクス型表示装置でも、同様におこなえることは言うまでもない。さらに、フィルムのような材料を基板として形成される場合は実施例に示した。

20 【0023】

【実施例】

【実施例1】本実施例は、パッシブマトリクス型液晶表示装置の一方の基板の作製工程の概略を示すものである。本実施例を図4および図5を用いて説明する。図4には、スティック・クリスタル上にドライバー回路を形成する工程の概略を示す。また、図5には、スティック・クリスタルを液晶表示装置の基板に実装する工程の概略を示す。

【0024】まず、ガラス基板31上に剥離層として、30 厚さ3000Åのシリコン膜32を堆積した。シリコン膜32は、その上に形成される回路と基板とを分離する際にエッチングされるので、膜質についてはほとんど問題とされないので、量産可能な方法によって堆積すればよい。さらに、シリコン膜はアモルファスでも結晶性でもよい。

【0025】また、ガラス基板は、コーニング7059、同1737、NHテクノグラスNA45、同35、日本電気硝子OA2等の無アルカリもしくは低アルカリガラスや石英ガラスを用いればよい。石英ガラスを用いる場合には、そのコストが問題となるが、本発明では1つの液晶表示装置に用いられる面積は極めて小さいので、単位当たりのコストは十分に小さい。

【0026】シリコン膜32上には、厚さ5000Åの酸化珪素膜33を堆積した。この酸化珪素膜は下地膜となるので、作製には十分な注意が必要である。そして、公知の方法により、結晶性の島状シリコン領域(シリコン・アイランド)34、35を形成した。このシリコン膜の厚さは、必要とする半導体回路の特性を大きく左右するが、一般には、薄いほうが好ましかった。本実施例では400~600Åとした。

【0027】また、結晶性シリコンを得るには、アモルファスシリコンにレーザー等の強光を照射する方法（レーザーニール法）や、熱アニールによって固相成長させる方法（固相成長法）が用いられる。固相成長法を用いる際には、特開平6-244104に開示されるように、ニッケル等の触媒元素をシリコンに添加すると、結晶化温度を下げ、アニール時間を短縮できる。さらには、特開平6-318701のように、一度、固相成長法によって結晶化せしめたシリコンを、レーザーニールしてもよい。いずれの方法を採用するかは、必要とされる半導体回路の特性や基板の耐熱温度等によって決定すればよい。

【0028】その後、プラズマCVD法もしくは熱CVD法によって、厚さ1200Åの酸化珪素のゲート絶縁膜36を堆積し、さらに、厚さ5000Åの結晶性シリコンによって、ゲート電極・配線37、38を形成した。ゲート配線は、アルミニウムやタンクステン、チタン等の金属や、あるいはそれらの珪化物でもよい。さらに、金属のゲート電極を形成する場合には、特開平5-267667もしくは同6-338612に開示されるように、その上面もしくは側面を陽極酸化物で被覆してもよい。ゲート電極をどのような材料で構成するかは、必要とされる半導体回路の特性や基板の耐熱温度等によって決定すればよい。（図4（A））

【0029】その後、セルフアライン的に、イオンドーピング法等の手段によりN型およびP型の不純物をシリコン・アイランドに導入し、N型領域39、P型領域40を形成した。そして、公知の手段で、層間絶縁物（厚さ5000Åの酸化珪素膜）41を堆積した。そして、これにコンタクトホールを開孔し、アルミニウム合金配線41～44を形成した。（図4（B））

【0030】さらに、これらの上に、バッシベーション膜として、厚さ2000Åの窒化珪素膜46をプラズマCVD法によって堆積し、これに、出力端子の配線44に通じるコンタクトホールを開孔した。そして、スパッタ法によって、インディウム錫酸化物被膜（ITO、厚さ1000Å）の電極47を形成した。ITOは透明の導電性酸化物である。その後、直徑約50μm、高さ約30μmの金のパンプ48を機械的にITO電極47の上に形成した。このようにして得られた回路を適當な大きさに分断し、よって、スティック・クリスタルが得られた。（図4（C））

【0031】一方、液晶表示装置の基板49にも、厚さ1000ÅのITOによって電極50を形成した。本実施例では、液晶表示装置の基板としては、厚さ0.3mmのポリエチレン・サルファイル（PES）を用いた。そして、この基板49に、スティックドライバーの基板31を圧力を加えて接着した。このとき、電極47と電極50はパンプ48によって、電気的に接続される。（図5（A））

【0032】次に熱硬化性の有機樹脂を混合した接着剤51をスティック・クリスタル31と液晶表示装置の基板49の隙間に注入した。なお、接着剤は、スティック・クリスタル31と液晶表示装置の基板49を圧着する前に、いずれかの表面に塗布しておいてもよい。

【0033】そして、120℃の窒素雰囲気のオーブンで、15分間処理することにより、スティック・クリスタル31と基板49との電気的な接続と機械的な接着を完了した。なお、完全な接着の前に、電気的な接続が不十分であるか否かを、特開平7-14880に開示される方法によってテストした後、本接着する方法を採用してもよい。（図5（B））

【0034】このように処理した基板を、三塩化フッ素（C1F₃）と窒素の混合ガスの気流中に放置した。三塩化フッ素と窒素の流量は、共に500sccmとした。反応圧力は1～10Torrとした。温度は室温とした。三塩化フッ素等のハロゲン化フッ素は、珪素を選択的にエッチングする特性が知られている。一方、酸化物（酸化珪素やITO）はほとんどエッチングせず、アルミニウムも表面に安定な酸化物被膜を形成すると、その段階で反応が停止するので、エッチングされない。

【0035】本実施例では、三フッ化塩素に侵される可能性のある材料は、剥離層（シリコン）32、シリコン・アイランド34、35、ゲート電極37、38、アルミニウム合金配線41～44、接着剤51であるが、このうち、剥離層と接着剤以外は外側に酸化珪素等の材料が存在するため、三フッ化塩素が到達できない。實際には、図5（C）に示すように、剥離層32のみが選択的にエッチングされ、空孔52が形成された。（図5（C））

【0036】さらに、経過すると剥離層は完全にエッチングされ、下地膜の底面53が露出し、スティック・クリスタルの基板31を半導体回路と分離することができた。三塩化フッ素によるエッチングでは、下地膜の底面でエッチングが停止するので、該底面53は極めて平坦であった。（図5（D））

このようにして、液晶表示装置の一方の基板への半導体集積回路の形成を終了した。このようにして得られる基板を用いて、液晶表示装置が完成される。

【0037】〔実施例2〕本実施例は、フィルム状のバッシブマトリクス型液晶表示装置を連続的に形成する方法（ロール・トゥー・ロール法）に関するものである。図6に本実施例の生産システムを示す。フィルム状の液晶表示装置を得るための基板材料としては、PES（ポリエチレンサルファイル）、PC（ポリカーボネート）、ポリイミドから選ばれたものを用いればよい。PET（ポリエチレンテレフタート）、PEN（ポリエチレンナフタート）は、多結晶性のプラスチックであるため、特に偏光によって、表示をおこなう、液晶材料には用いることが適切でなかった。

【0038】図6に示すシステムは、液晶電気光学装置を構成する基板として、カラーフィルターの設けられた基板を作製する流れ(図の下側)と、その対向基板を作製する流れ(図の上側)とに大別される。まず、カラーフィルター側基板の作製工程について説明する。

【0039】ロール71に巻き取られているフィルムに、印刷法により、その表面にRGBの3色のカラーフィルタを形成する。カラーフィルタの形成は、3組のロール72によっておこわれる。なお作製する液晶表示装置がモノクロの場合は、この工程は不要である。(工程「カラーフィルター印刷」)

【0040】さらに、ロール73によって、オーバーコート剤(平坦化膜)を印刷法によって形成する。オーバーコート剤は、カラーフィルタの形成によって凹凸となった表面を平坦化するためのものである。このオーバーコート剤を構成する材料としては、透光性を有する樹脂材料を用いればよい。(工程「オーバーコート剤(平坦化膜)印刷」)

次に、ロール74を用い、印刷法により必要とするパターンにロー(カラム)電極を形成する。この印刷法による電極の形成は、導電性のインクを用いておこなう。

(工程「電極形成」)

【0041】さらに、ロール75によって、配向膜を印刷法で形成し(工程「配向膜印刷」)、加熱炉76を通過させることによって、配向膜を焼き固める。(工程「配向膜焼成」)

さらに、ロール77を通過させることによって、配向膜の表面にラビング処理をおこなう。こうして配向処理が完了する。(工程「ラビング」)

【0042】次に、圧着装置78によって、基板上にステイック・クリスタルを装着し(工程「ステイック装着」)、加熱炉79を通過させることにより、接着剤が硬化し、接着が完了する。(工程「接着剤硬化」)

本実施例では、剥離層は実施例1と同様にシリコンを用いたので、次に、三塩化フッ素チャンバー80(差圧排気して、三塩化フッ素が外部に漏出しないようにしたチャンバー)によって、剥離層をエッチングし、よって、ステイック・クリスタルの基板を剥離する。(工程「ステイック剥離」)

【0043】その後、スペーサー散布器81より、フィルム基板上にスペーサーを散布し(工程「スペーサー散布」)、ロール82を用いて、シール材を印刷法によって形成する。シール剤は、対向する基板同士を接着するためと、液晶が一対の基板間から漏れ出ないようにするためのものである。なお、本実施例では、半導体回路の厚みを液晶基板間よりも薄くすることにより、図3のように、半導体集積回路の外部がシールされるような構造(特開平5-66413に開示されている)とした。

(工程「シール印刷」)

【0044】この後、液晶滴下装置83を用いて液晶の

滴下をおこない、液晶層をフィルム基板上に形成する。こうして、カラーフィルター側基板が完成する。以上の工程は、各ロールが回転することにより、連続的に進行していく。次に、対向基板の作製工程を示す。ロール61から送りだされたフィルム基板上に、ロール62によって、所定のパターンにカラム(ロー)電極を形成する。(工程「電極形成」)

さらにロール63によって、配向膜を印刷法により形成し(工程「配向膜印刷」)、加熱炉64を通過させることによって、配向膜を焼き固める。(工程「配向膜焼成」)

【0045】その後、フィルム基板を、ロール65に通過させることによって、配向処理をおこなう。(工程「ラビング」)

次に、圧着装置66によって、基板上にステイック・クリスタルを装着し(工程「ステイック装着」)、加熱炉67を通過することにより、接着剤が硬化する。(工程「接着剤硬化」)

さらに、三塩化フッ素チャンバー68によって、ステイック・クリスタルの基板を剥離する。(工程「ステイック剥離」)

【0046】以上の処理を経たフィルム基板はロール69を経由して、次のロール84に送られる。ロール84では、カラーフィルター側基板と対向基板を貼り合わせて、セルとする。(工程「セル組」)

その後、加熱炉85において加熱することにより、シール材を硬化せしめ、基板同士の貼り合わせが完了する。(工程「シール剤硬化」)

さらにカッター86によって所定の寸法に切断することにより、フィルム状の液晶表示装置が完成する。(工程「分段」)

【0047】

【発明の効果】 本発明では、表示装置の基板の種類や厚さ、大きさに関して、さまざまなバリエーションが可能である。例えば、実施例2に示したように、極めて薄いフィルム状の液晶表示装置を得ることもできる。この場合には、表示装置を曲面に合わせて張りつけてもよい。さらに、基板の種類の制約が緩和された結果、プラスチック基板のように、軽く、耐衝撃性の強い材料を用いることもでき、携行性も向上する。

【0048】また、ドライバー回路の専有する面積が小さいので、表示装置と他の装置の配置の自由度が高まる。典型的には、ドライバー回路を表示面の周囲の幅数mmの領域に押し込めることができるので、表示装置自体は極めてシンプルであり、ファッショナビティに富んだ製品である。その応用範囲もさまざまに広がり、よって、本発明の工業的価値は極めて高い。

【図面の簡単な説明】

【図1】 本発明の断面構造を示す。

【図2】 本発明の表示装置の作製方法の概略を示す。

【図3】 本発明の1例の表示装置の断面構造を示す。
 【図4】 本発明に用いるスティック・クリスタルの作製工程を示す。

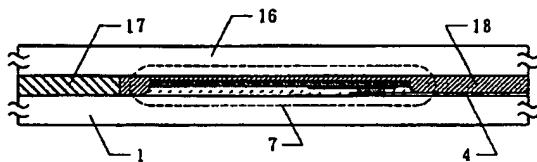
【図5】 スティック・クリスタルを基板に接着する工程を示す。

【図6】 フィルム液晶表示装置の連続的製法システムを示す。

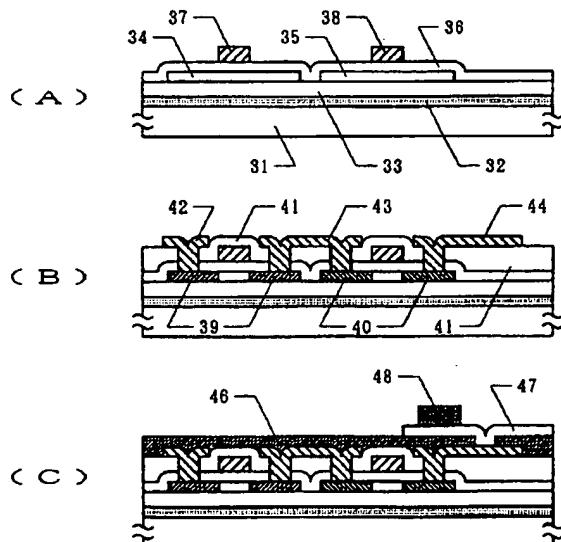
【符号の説明】

- 1 . . . 液晶表示装置の基板
- 2 . . . 半導体集積回路
- 3 . . . 接着剤
- 4 . . . 液晶表示装置の電極
- 5 . . . 半導体集積回路の電極
- 6 . . . バンプ
- 7 . . . ドライバー回路部
- 8 . . . マトリクス部
- 9 . . . 導電性粒子
- 11 . . . 下地膜
- 12 . . . Nチャネル型TFT
- 13 . . . Pチャネル型TFT
- 14 . . . 層間絶縁物
- 15 . . . パッシベーション膜
- 16 . . . 液晶表示装置の対向基板
- 17 . . . シール剤
- 18 . . . 液晶材料
- 21 . . . スティック・クリスタルを形成する基板

【図3】

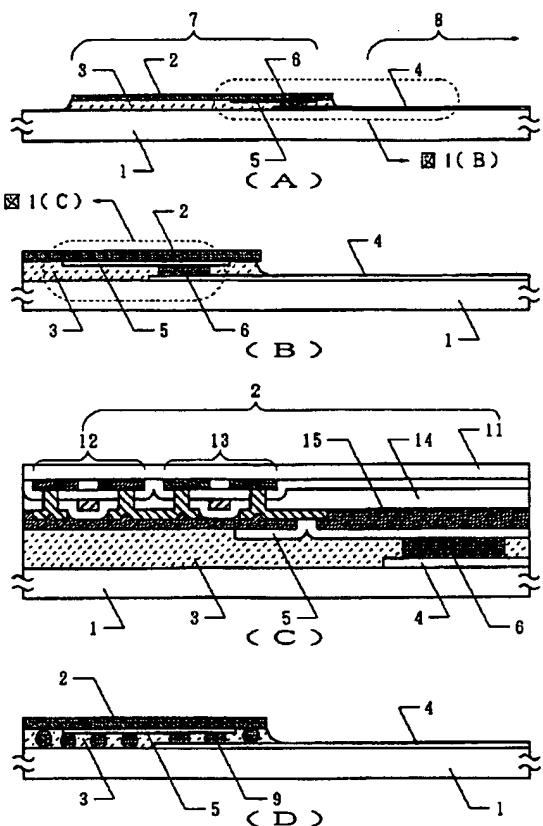


【図4】



- | | |
|-------------|----------------------------|
| 22 . . . | 半導体集積回路 |
| 23、24 . . . | スティック・クリスタル |
| 25、27 . . . | 液晶表示装置の基板 |
| 26、28 . . . | 配線パターンの形成されている面 |
| 29、30 . . . | 液晶表示装置の基板上に移されたドライバ
一回路 |
| 26 . . . | 配線パターンの形成されている面と逆の面 |
| 31 . . . | スティック・クリスタルを形成する基板 |
| 32 . . . | 剥離層 |
| 10 33 . . . | 下地膜 |
| 34、35 . . . | シリコン・アイランド |
| 36 . . . | ゲート絶縁膜 |
| 37、38 . . . | ゲート電極 |
| 39 . . . | N型領域 |
| 40 . . . | P型領域 |
| 41 . . . | 層間絶縁物 |
| 42~44 . . . | アルミニウム合金配線 |
| 46 . . . | パッシベーション膜 |
| 47 . . . | 導電性酸化物膜 |
| 20 48 . . . | バンプ |
| 49 . . . | 液晶表示装置の基板 |
| 50 . . . | 液晶表示装置の電極 |
| 51 . . . | 接着剤 |
| 52 . . . | 空孔 |
| 53 . . . | 下地膜の底面 |

【図1】



【図2】

